

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

JPAB

CLIPPEDIMAGE= JP359036465A

PAT-NO: JP359036465A

DOCUMENT-IDENTIFIER: JP 59036465 A

TITLE: DIGITAL DATA TRANSMITTING AND RECEIVING SYSTEM

PUBN-DATE: February 28, 1984

INVENTOR-INFORMATION:

NAME

HIDESHIMA, YASUHIRO

FUJITA, ETSUMI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SONY CORP

N/A

APPL-NO: JP57145933

APPL-DATE: August 23, 1982

INT-CL (IPC): H04L027/02; H04B003/06 ; H04K001/02 ; H04L025/49 ;
H04N001/40

US-CL-CURRENT: 375/268

ABSTRACT:

PURPOSE: To obtain a stable average AGC value at all times even if transmission data has consecutive "1"s or "0"s, by transmitting the transmission data and data having no correlation with the transmission data after adding them and applying the average value AGC by the added data at a receiving side.

CONSTITUTION: A digital signal $S\langle SB \rangle 1\langle /SB \rangle$ is inputted to an exclusive OR circuit 41 together with a digital signal $S\langle SB \rangle 2\langle /SB \rangle$ having no correlation with the $S\langle SB \rangle 1\langle /SB \rangle$. An output of the circuit 41 is converted into a multi-level signal by a multi-level converter 7 and the multi-level signal is transmitted through a remaining side band transmission system. A multi-level signal output is obtained from a detector 24 at the receiving side, the average value is obtained at an AGC circuit 32 from the obtained multi-level signal, and the gain of an intermediate frequency amplifier 23 and of a front end 22 is controlled based on the average value. Further, the multi-level signal passes through a level comparator 25 and a binary output from the

comparator 25 is
inputted to the exclusive OR circuit 43 together with a signal
S<SB>4</SB>
equal to the signal S<SB>2</SB> at the transmission side.

COPYRIGHT: (C)1984,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—36465

⑪ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和59年(1984)2月28日

H 04 L 27/02

Z 7240—5K

H 04 B 3/06

B 6866—5K

H 04 K 1/02

7240—5K

H 04 L 25/49

7345—5K

H 04 N 1/40

7136—5C

発明の数 1
審査請求 未請求

(全 6 頁)

⑭ デジタルデータ送受信方式

⑯ 発明者 藤田悦美

東京都港区港南1丁目7番4号
ソニー株式会社技術研究所内

⑰ 特 願 昭57—145933

⑱ 出 願 昭57(1982)8月23日

⑲ 出 願 人 ソニー株式会社

⑳ 発 明 者 秀島泰博

東京都港区港南1丁目7番4号
ソニー株式会社技術研究所内

東京都品川区北品川6丁目7番
35号

㉑ 代 理 人 弁理士 伊藤貞 外1名

明 細 書

発明の名称 デジタルデータ送受信方式

特許請求の範囲

送信側でデジタルデータに該デジタルデータと相関のない再現可能な他のデータを加算して送り、受信側で上記加算データで平均値 AGC を掛けるようにしたことを特徴とするデジタルデータ送受信方式。

発明の詳細な説明

産業上の利用分野

この発明はデジタルデータ送受信方式、特に伝送するデジタルデータの振幅を一定とする場合等に用いて好適なデジタルデータ送受信方式に関する。

背景技術とその問題点

通常デジタルデータを伝送する時、特に搬送波を残留させた VSB 伝送や AM 伝送の時は伝送されて来たデジタルデータを復調する際にその振幅を一定のレベルに保つことが非常に重要なことである。

第1図及び第2図は CATV (有線テレビジョン) ラインを用いてデジタルデータを伝送する場合の従来の送受信方式を示すもので、第1図はその送信側、第2図はその受信側の構成をそれぞれ示している。

先ず第1図において、入力端子(1)及び(2)からのアナログ信号は、アナログ-デジタル変換器(以下、A-D変換器と言う)(3)及び(4)においてアナログ信号よりデジタル信号に変換された後マルチプレクサ(5)に供給され、ここで複数のチャンネルに配分されると共に誤り訂正符号及び同期信号等が付加されて出力される。そしてマルチプレクサ(5)からの出力信号は符号間干渉がなくなるように送受信系全体の周波数特性を合わせるためのバイナリイートランスバーサルフィルタ(BTF)(6)を通してデジタル-アナログ変換器(以下、D-A変換器と言う)からなる4値レベル変換回路(7)に供給され、ここで所定の伝送容量からなる2系列のデータ系列から4値レベルのベースバンド信号に変換される。尚送信しようとするデータ系列が1

系列だけの時は他方の1系列を“1”又は“0”のレベルに固定すればよい。変換回路(7)からの出力信号はAM変調器(8)に供給され、ここで発振器(9)からの搬送波が変換回路(7)の出力信号により変調される。従つて変調器(8)の出力側には所定周波数(38.9MHz)の中間周波信号が得られ、この信号は残留側帯波フィルタ(VSBF)10を通して混合回路11に供給され、ここで局部発振回路12からの局部発振信号と混合されて周波数変換され、その出力側に例えば局部発振周波数より中間周波数を差し引いた周波数を有する信号が取り出される。尚発振回路12の局部発振周波数は任意のチャンネルの送信周波数より中間周波数分だけ高い周波数に設定される。従つて送信チャンネルは局部発振周波数を選択することによつて決定される。

混合回路11からの出力信号はバンドパスフィルタ13を通して出力端子14に取り出され、この出力端子14からの出力信号はCATVシステムの所謂ヘッドエンド(図示せず)に供給される。そしてヘッドエンドからの信号は図示せずともCATVライン

よりアナログ信号に変換された後出力端子15及び16にそれぞれ出力される。

又これらの信号処理に際してのビットクロックは、ジッタの影響を受けることなくビットクロックを再生するために第3図に示すように同期信号SYNCの期間 t_2 のみを参照して行なわれる。即ちPLL検波器24の出力側には同期信号SYNCの期間のみ2値レベルの信号でその他の期間は4値レベルの信号とされた出力信号が取り出される。従つてデマルチプレクサ25からの同期信号SYNCとレベル比較器26からのデータをクロック再生器27に供給し、同期信号の期間のみ2値レベルとされているデータをビットクロックとして取り出し、デマルチプレクサ25に供給するようにする。つまり同期信号期間の2値レベル信号を参照することによりジッタの少ないビットクロックを再生することができる。又この同期信号期間中はいつも一定パターンであるのでこの同期信号期間の信号電圧を参照し、AGC回路28においてAGC電圧を発生し、これを中間周波増幅回路29及びフロントエンド30

を介して受信側に伝送される。

この様にしてCATVラインを介して伝送されて来た信号は、第2図に示す受信側の入力端子31よりフロントエンド32に供給され、ここで増幅された後所定周波数(58.75MHz)の中間周波信号に変換される。この中間周波信号は中間周波増幅回路33を介してAM検波器例えばPLL検波器34に供給され、ここで4値レベルのベースバンド信号が復調される。尚AM検波器としては慣用のテレビジョンシステムに使用されているものを用いてもよいけれども波形歪を避けるために上述の如きPLL検波器を用いるようにしている。

PLL検波器34からの出力信号は、レベル比較器35に供給され、ここでアイバターンの合つた所でレベルを識別してデジタルデータが取り出され、次段のデマルチプレクサ36に供給される。そしてここでデータの並び換えや誤り訂正或いは同期信号(SYNC)の抽出等の信号処理が行なわれる。デマルチプレクサ36からのデジタル信号はD-A変換器37及び38に供給され、ここでデジタル信号

に供給するようにし、これによつて常に安定したAGC動作を得るようにしている。なお第3図において、 t_1 は無音時のデジタル信号の期間を表わしている。

ところで受信側におけるレベル比較器35は、複数のスレッショルドレベル例えば TH_1 から TH_3 のスレッショルドレベルを有し、例えばスレッショルドレベル TH_1 より高い電圧が入力されると〔10〕、スレッショルドレベル TH_1 と TH_2 の間の電圧が入力されると〔11〕、スレッショルドレベル TH_2 とスレッショルドレベル TH_3 の間の電圧が供給されると〔01〕、スレッショルドレベル TH_3 と0Vの間の電圧が供給されると〔00〕と判定して行くので、このレベル比較器35にPLL検波器34より供給される電圧は非常に正確である必要がある。この正確な電圧は一般にAGCにより実現されるので、安定なAGC電圧を発生させること、つまりデジタルデータの振幅を復調の際に一定のレベルに保つことは非常に重要な訳である。

ところが上述の如く一定のパターンをデータの

間に乗せ、この一定のパターンを参照しながらデジタルデータの振幅を復調の際に一定レベルに保つ方法の場合には、この一定のパターンを見逃したり、或いは見誤つたりした時いかなる信号電圧が入力されたか不明となり、AGC電圧が変動したり或いは又AGC電圧はかなり長時間の時定数を持つていたので振幅変動が長時間にわたつて続き、特性が悪化する等の不都合があつた。

発明の目的

この発明は斯る点に鑑み、デジタルデータの振幅を復調の際でも常に一定のレベルに保持することができるデジタルデータの送受信方式を提供するものである。

発明の概要

この発明では送信側でデジタルデータに、このデジタルデータと相関のない再現可能な他のデータを加算して送り、受信側で上記加算データで平均値AGC掛けるようにしたので復調時常にデジタルデータの振幅を一定のレベルに保持することができる。又デジタルデータに加算される

のデジタルデータもしくはランダムデジタルデータを供給するようにする。一方第6図の受信側においては、レベル比較器4とデマルチプレクサ4の間にゲート回路例えばイックスクルーシブオア回路43を設け、その一方の入力端にレベル比較器4からの出力信号即ちデジタルデータを供給するようにすると共に他方の入力端に入力端子44より入力端子42に使用した信号と同一のデジタルデータと相関のない再現可能な他のデータ例えば繰り返しのデジタルデータ或いはランダムのデジタルデータを供給するようにする。そしてAGC回路45では、伝送されて来た信号をPLL検波器44で検波した信号の平均値を持つて中間周波増幅回路43及びフロントエンド42にAGCを掛けるようにする。なお、ゲート回路としては同様の機能が達成できればイックスクルーシブオア回路以外の回路を用いてもよい。

今フィルタ(6)より第7図Aに示すようなデジタルデータ S_1 (無音時のデジタル信号)がイックスクルーシブオア回路44の一方の入力端に供給

再現可能なデータを複数個用いることにより、この再現可能なデータを持ち合せた者しか初期のデジタルデータを再現することができなくなるので、所謂セキュリティ機能を持たせることもできる。

実施例

以下この発明の一実施例を、第5図～第7図に基づいて詳しく説明する。

第5図及び第6図は本実施例の回路構成を示すもので、第5図はその送信側、第6図はその受信側の構成をそれぞれ示している。尚第5図及び第6図において、第1図及び第2図と対応する部分には同一符号を付し、その詳細説明は省略する。

本実施例では先ず第5図の送信側において、フィルタ(6)とレベル変換回路(7)の間にゲート回路例えばイックスクルーシブオア回路44を設け、この回路44の一方の入力端にフィルタ(6)の出力信号を供給すると共に他方の入力端に入力端子42よりフィルタ(6)からの出力信号即ちデジタルデータと相関のない再現可能な他のデータ例えば繰り返し

され、入力端子42より第7図Bに示すようなデジタルデータ S_1 と相関のない他のデータ S_2 がイックスクルーシブオア回路44の他方の入力端に供給されると、ここで2を法とする加法(mod 2)が行なわれ、その出力側に第7図Cに示すような信号 S_1 と信号 S_2 が加算された信号 S_3 が取り出される。この信号 S_3 は上述の如くAM変調を受ける等の信号処理を受けた後CATVラインを介して受信側へ伝送される。

受信側において、フロントエンド42等を介してレベル比較器4から第7図Cに示す信号 S_3 と同等の信号がイックスクルーシブオア回路44の一方の入力端に供給され、入力端子44より第7図Dに示すような本来のデジタルデータと相関のない他のデータ S_4 即ち第7図Bに示す信号 S_2 と同等の信号 S_4 がイックスクルーシブオア回路44の他方の入力端に供給されると、ここでmod 2が取られ、その出力側には第7図Eに示すようなデジタルデータ S_5 のみが再現して取り出される。即ちこのデジタルデータ S_5 は送信側で送られたデジタル

データ S_1 と同等である。そしてこのデジタルデータ S_3 は上述同様マルチプレクサ 40 及び D-A 変換器 41、42 で信号処理されて出力端子 43 及び 44 にアナログ信号として取り出される。

尚この際に PLL 検波器 40 の出力側には無音時の部分に繰り返しデジタルデータ又はランダムデジタルデータの如き本来のデジタルデータと相関のない他のデータが加えられた第 7 図 C に示すような信号 S_3 が出力されているので、AGC 回路 42 においては、この信号を検出しその平均値をもつて AGC 電圧となし、中間周波増幅回路 43 及びフロントエンド 44 に AGC を掛けることにより、デジタルデータとしてのたとえ "1" 又は "0" の羅列が来た場合でも常に安定した AGC 電圧を得ることができる。従つてレベル比較器 41 の入力側には常に一定の電圧を供給することができるので回路全体の安定度を向上することができる。

応用例

尚上述の実施例では、この発明を CATV ラインを用いたデジタルデータ送受信方式に適用した

場合を例にとり説明したが、これに限定されることなく、デジタルデータの振幅を一定にする必要があるその他の回路系にも同様に適用可能である。

発明の効果

上述の如くこの発明によれば、送信側でデジタルデータにこのデジタルデータと相関のない再現可能な他のデータを加算して送り、受信側でその加算データで平均値 AGC を掛けるようにしたので復調の際に常にデジタルデータの振幅を一定とすることができ、安定度の高い信号処理が可能となる。又デジタルデータに加算される再現可能な他のデータを複数個用いることにより、この再現可能なデータを持ち合せた者にしか初期のデジタルデータを再現することはできなくなることから、所謂データ伝送にセキュリティ機能を持たせることもできる。

図面の簡単な説明

第 1 図及び第 2 図は従来回路の一例を示すブロック図、第 3 図及び第 4 図は第 1 図及び第 2 図の

動作説明に供するための線図、第 5 図及び第 6 図はこの発明の一実施例を示すブロック図、第 7 図は第 5 図及び第 6 図の動作説明に供するための信号波形図である。

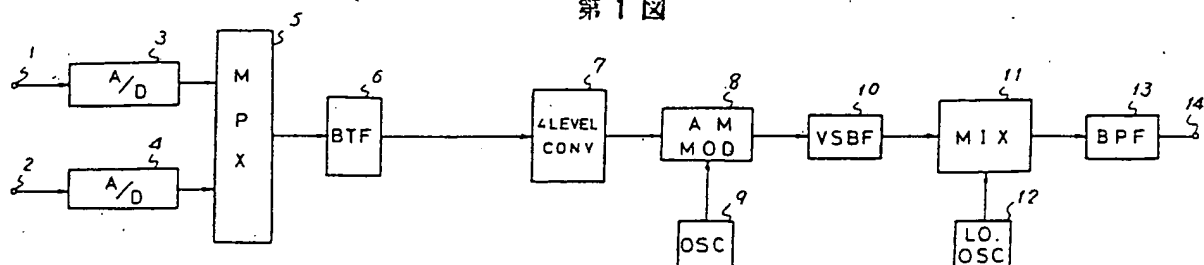
(5) はマルチプレクサ、(6) はバイナリイットランスバーサルフィルタ、(7) は 4 値レベル変換回路、(8) は AM 変調器、40 はフロントエンド、43 は中間周波増幅回路、40 は PLL 検波器、41 はレベル比較器、42 はマルチプレクサ、42 は AGC 回路、41 及び 43 はイックスクルーシブオア回路である。

代 理 人 伊 藤

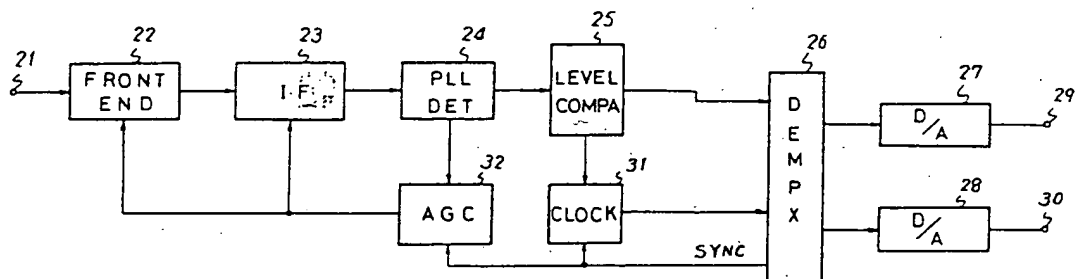
貞 幸

同 松 隈 秀 盛

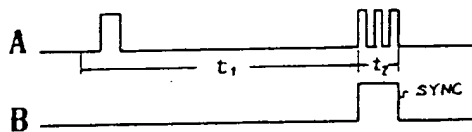
第 1 図



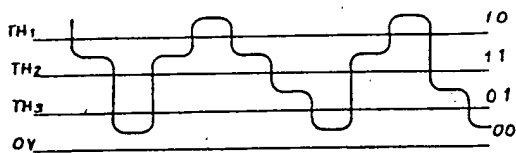
第 2 図



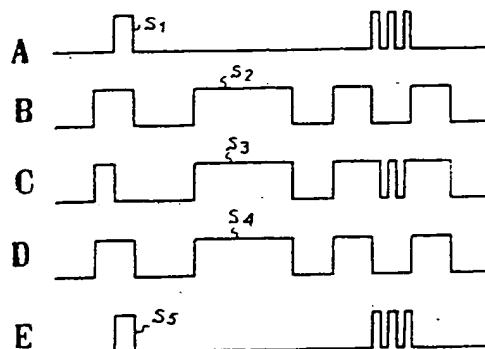
第 3 図



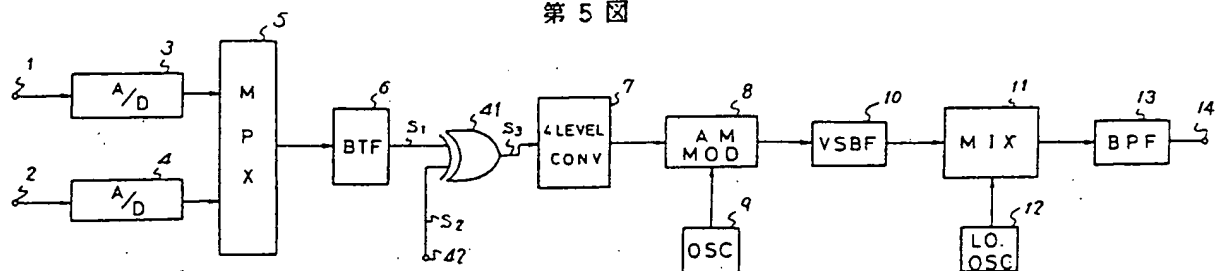
第 4 図



第 7 図



第 5 図



第 6 図

